

IFW

Customer No. 31561
Application No.: 10/604,173
Docket No. 10873-US-PA

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Applicant : Lu et al.
Application No. : 10/604,173
Filed : June 30, 2003
For : DISPLAY DRIVING CIRCUIT
Examiner : N/A
Art Unit : 2871

ASSISTANT COMMISSIONER FOR PATENTS

Arlington, VA22202

Shirley Steele

Dear Ms. Steele,

In response to your Email, dated April 23, 2004, a xerox copy of the certified copy of Taiwan Application, No.: 092108770, filed on: 2003/4/16, is resubmitted herewith. Please be kindly reminded that one certified copy of the Taiwan Application was originally submitted on August 8, 2003, but per request from the Patent and Trademark Office it is being resubmitted.

Enclosed herewith for your information please find the printout of the Email and a stamped return postcard, indicating your receipt of the certified copy of the Taiwan Application.

A return prepaid postcard is also included herewith.

Respectfully Submitted,
JIANQ CHYUN Intellectual Property Office

Dated: July 26, 2004

By: Belinda Lee
Belinda Lee
Registration No.: 46,863

Please send future correspondence to:

7F.-1, No. 100, Roosevelt Rd.,

Sec. 2, Taipei 100, Taiwan, R.O.C.

Tel: 886-2-2369 2800

Fax: 886-2-2369 7233 / 886-2-2369 7234

E-MAIL: BELINDA@JCIPGroup.com.tw; USA@JCIPGroup.com.tw

劉如涓

寄件者: "belinda" <belinda@jciigroup.com.tw>
收件者: <usa@jciigroup.com.tw>
傳送日期: 2004年5月19日 AM 09:16
主旨: Fw:

----- Original Message -----

From: Steele, Shirley <Shirley.Steele@USPTO.GOV>
To: belinda <belinda@jciigroup.com.tw>
Sent: Tuesday, May 18, 2004 9:06 PM
Subject: RE:

> A copy will be find.

>

> -----Original Message-----

> From: belinda [mailto:belinda@jciigroup.com.tw]
> Sent: Monday, May 17, 2004 10:37 PM
> To: Steele, Shirley
> Cc: usa@jciigroup.com.tw
> Subject: Re:

>

>

> What I meant was a xerox copy of the certified copy because the original
> certified copy had already been sent to the PTO.

>

> Belinda Lee

> ----- Original Message -----

> From: Steele, Shirley <Shirley.Steele@USPTO.GOV>
> To: <belinda@jciigroup.com.tw>
> Sent: Monday, May 17, 2004 10:34 PM
> Subject: RE:

>

>

>> Is it possible to send the copies that are not certified?

>>

>> -----Original Message-----

>> From: belinda@jciigroup.com.tw [mailto:belinda@jciigroup.com.tw]
>> Sent: Thursday, May 06, 2004 9:27 PM
>> To: Steele, Shirley
>> Cc: usa@jciigroup.com.tw
>> Subject: Re:

>>

>>

>> Ms. Steele,

>>

>> Could we submit copies of the certified documents ?

>>

>> Belinda Lee

>>

>> -----

>> Jianq Chyun Intellectual Property Office
>> 7F.-1, No.100, Roosevelt Rd., Sec.2
>> Taipei, Taiwan, R.O.C.
>> TEL: 886-2-23692800 Ext. 612; FAX: 886-2-23697233 / 7234
>> E-mail : belinda@jciigroup.com.tw or usa@jciigroup.com.tw

>>

>>

>>

>>

>>

>>

>>

> > ----- Original Message -----

> > From: Steele, Shirley <Shirley.Steele@USPTO.GOV>

> > To: <belinda@jcupgroup.com.tw>; <isa@jcupgroup.com.tw>

> > Sent: Friday, April 23, 2004 3:57 AM

> >

> >

> > > Hi, my name is Shirley Steele, I work in the Office of Initial Patent

> > Examination here at the Patent and Trademark Office. I am an co-worker
of

> > Kevin Diggs, who suggested that I Email you for the following documents

> > needed . Application number is 10/604130 I am requesting the Foreign

> > Priority that was submitted on 8/8/03, application number 10/604173 I am

> > requesting the Foreign Priority that was submitted on 8/8/03. I am

> presently

> > unable to locate these documents and will need you to resubmit them.

When

> > submitting the documents please enclose a statement stating that the

> > documents were originally submitted on August the 8th but per request
from

> > the Patent and Trademark Office they are being resubmitted. My fax
number

> is

> > 703-305-5519 my Email address is ssteele@uspto.gov.

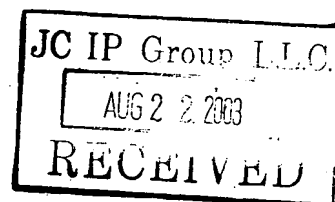
> >

>



**JIANQ CHYUN Intellectual
Property Office**

7F.-1, No. 100, Roosevelt Rd., Sec. 2,
Taipei 100, Taiwan, R.O.C.



BEST AVAILABLE COPY

UTILITY/DESIGN PATENT
(Application)

DATE : August 7, 2003

Received in the U.S. Patent and Trademark Office on the date stamped hereon via:

UPS EXPRESS TRACKING #: **1Z 6EX 119 66 8267 8553**

Attorney Docket #: **10873-US-PA**

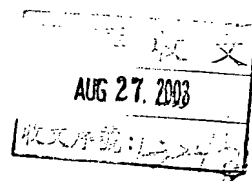
Applicant(s) : **Shi-Hsiang Lu et al.**

Appli. No.: **10/604,173**

Filed on: **June 30, 2003**

Examiner:

Title: **DISPLAY DRIVING CIRCUIT**

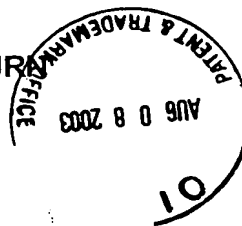
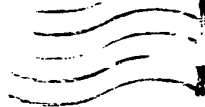
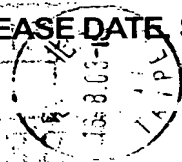


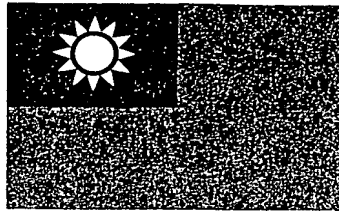
☒ Transmittal Sheet

☒ Certified Copy of TAIWAN Application No.: **92108770** filed on **2003/04/16**

☒ Return Postcard

PLEASE DATE, STAMP AND RETURN





中華民國經濟部智慧財產局

INTELLECTUAL PROPERTY OFFICE
MINISTRY OF ECONOMIC AFFAIRS
REPUBLIC OF CHINA

BEST AVAILABLE COPY

10873-US-PA

茲證明所附文件，係本局存檔中原申請案的副本，正確無訛，
其申請資料如下：

This is to certify that annexed is a true copy from the records of this
office of the application as originally filed which is identified hereun

申 請 日：西元 2003 年 04 月 16 日
Application Date

申 請 案 號：092108770
Application No.

申 請 人：友達光電股份有限公司
Applicant(s)

局 長
Director General

蔡 練 生

發文日期：西元 2003 年 7
Issue Date

發文字號：
Serial No.

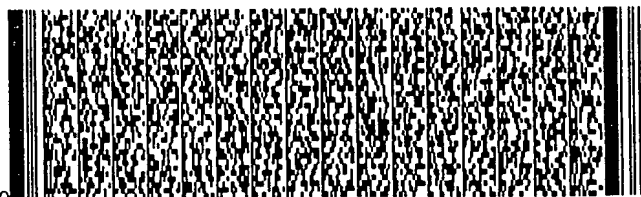


申請日期：	IPC分類
申請案號：	

(以上各欄由本局填註)

發明專利說明書

一、 發明名稱	中 文	顯示驅動電路
	英 文	Display driving circuit
二、 發明人 (共2人)	姓 名 (中文)	1. 呂世香 2. 尤建盛
	姓 名 (英文)	1. Shi-Hsiang Lu 2. Jian-Shen Yu
	國 籍 (中英文)	1. 中華民國 TW 2. 中華民國 TW
	住居所 (中 文)	1. 台北市葫蘆街146號2樓 2. 新竹市光復路一段89巷123之5號2樓
	住居所 (英 文)	1. 2F1., No. 146, Hulu St., Shrlin Chiu, Taipei, Taiwan 111, R.O.C. 2. 2F1., No. 123-5, Lane 89, Sec. 1, Guangfu Rd., Hsinchu, Taiwan 300, R.O.C.
三、 申請人 (共1人)	名稱或 姓 名 (中文)	1. 友達光電股份有限公司
	名稱或 姓 名 (英文)	1. Au Optonics Corporation
	國 籍 (中英文)	1. 中華民國 TW
	住居所 (營業所) (中 文)	1. 新竹科學工業園區新竹市力行二路一號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英 文)	1. No. 1, Li-Hsin Rd. II, Science-Based Industrial Park, Hsinchu, Taiwan, R.O.C.
	代表人 (中文)	1. 李焜耀
	代表人 (英文)	1. Kun-Yao Lee



四、中文發明摘要 (發明名稱：顯示驅動電路)

一種顯示驅動電路，具有多個驅動級與驅動線。其中，這些驅動級以串列方式相電性耦接，且每一個驅動級各包含一個導電通路，以藉此將前一驅動級之電力信號傳遞至下一驅動級。每一驅動線則分別對應至一個驅動級，且每一個驅動線皆電性耦接至相對應之驅動級之輸出端。此顯示驅動電路之特徵在於，只在一部分驅動級內的每一個驅動級中分別安裝一個冗餘裝置，此冗餘裝置可於相對應之驅動級中之導電通路斷路時，提供自前一驅動級將電力信號傳遞至下一驅動級之導電路徑。

伍、(一)、本案代表圖為：第__4__圖

(二)、本案代表圖之元件代表符號簡單說明：

218：驅動線

212，214：驅動級

402～412，442～452：電晶體

陸、英文發明摘要 (發明名稱：Display driving circuit)

A display driving circuit having a plurality of driving stages and driving lines is disclosed. The driving stages are connected serially and each of them contains a conducting path to transmit an electric signal from the previous driving stage to the next driving stage via the current driving stage. Each driving line corresponds to a driving stage and connects to output of the driving stage.



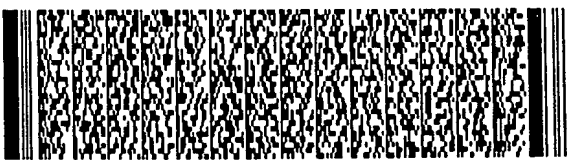
四、中文發明摘要 (發明名稱：顯示驅動電路)

420 : 信號輸入電路

430 : 信號輸出電路

陸、英文發明摘要 (發明名稱：Display driving circuit)

The display driving circuit is characterized in that a redundant device is only installed in each one of a part of the driving stages. The redundant device is capable of supplying an extra conducting path to transmit an electric signal from the previous driving stage to the next driving stage via the current driving stage while the original conducting path is broken.



一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

二、☐主張專利法第二十五條之一第一項優先權：

申請案號：

日期：

三、主張本案係符合專利法第二十條第一項☐第一款但書或☐第二款但書規定之期間

日期：

四、☐有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

☐有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

☐熟習該項技術者易於獲得，不須寄存。



五、發明說明 (1)

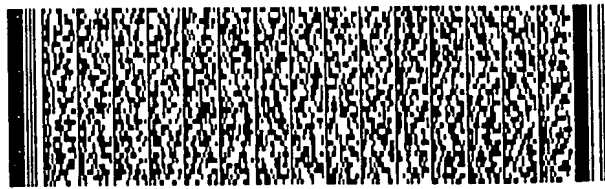
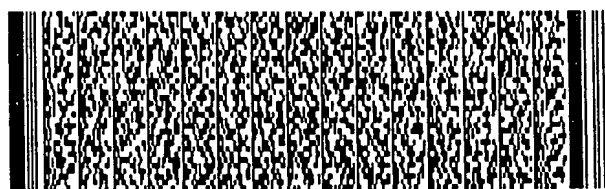
發明所屬之技術領域

本發明是有關於一種顯示驅動電路，且特別是有關於一種以串列方式連接之顯示驅動電路。

先前技術

在最近的技術中，當製造液晶顯示器(Liquid Crystal display, LCD)面板的時候，常使用以低溫多晶矽(Low Temperature Polycrystalline Silicon, LTPS)之技術來製造位於玻璃基板上的薄膜電晶體(Thin Film Transistor, TFT)。然而，在這種製程下，用來做為驅動各像素的驅動電路，不管是掃描驅動電路或資料驅動電路，其製程之良率都還無法十分穩定。換句話說，在以此一目前常使用的方法來製造LCD面板的時候，相伴隨的就是驅動電路良率不穩定的嚴重問題。

如第1圖所示，在LCD面板的驅動電路中，通常都是以串列方式連接的多個移位暫存器所組成。其中，移位暫存器102、104與106等，分別都是驅動電路10的組成元件之一。在驅動LCD面板上各像素的時候，啟始信號ST會先被傳送到移位暫存器102。在一個預定時間(通常是一個時脈信號)之後，此一啟始信號就會從移位暫存器102傳送到移位暫存器104。類似的，啟始信號會以相同的方式依序由移位暫存器104向後傳遞給移位暫存器106與其他後續的移位暫存器。而LCD面板上的各像素則藉著分別與各移位暫存器102、104與106的輸出端相電性耦接的驅動線112、114與116來驅動。



五、發明說明 (2)

由於驅動電路10的實際電路架構是以多個移位暫存器串接而成，因此只要其中一個移位暫存器的電路出現問題，就會連帶影響到後續移位的暫存器的表現。在這種狀況下，由於LTPS製程所造成的驅動電路良率不穩定的問題，就成了一個亟待解決的問題。

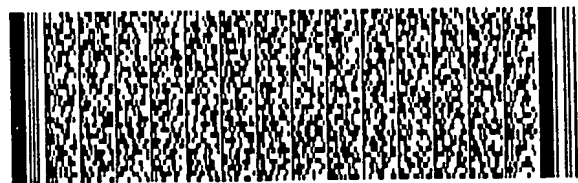
發明內容

因此本發明的目的就是在提供一種顯示驅動電路，該顯示驅動電路可以以極少的電路成本，解決驅動電路良率不穩定的問題。

本發明提供一種顯示驅動電路，其具有多個驅動級與驅動線。這些驅動級以串列方式相電性耦接，且每一個驅動級各包含一個導電通路，以藉此將前一驅動級之電力信號傳遞至下一驅動級。每一驅動線則分別對應至一個驅動級，且每一個驅動線皆電性耦接至相對應之驅動級之輸出端。此顯示驅動電路之特徵在於，只在一部分驅動級內的每一個驅動級中分別安裝一個冗餘裝置，此冗餘裝置可於相對應之驅動級中之導電通路斷路時，提供自前一驅動級將電力信號傳遞至下一驅動級之導電路徑。

在本發明的一個較佳實施例中，冗餘裝置係於這些驅動級中，每隔一個設定個數之驅動級後被加入在一個驅動級中。而在本發明的另一方面，則是在這些驅動級中每隔一個設定個數之後，再分別在連續之多個驅動級中加入冗餘裝置。

本發明採用間隔配置冗餘裝置的架構，因此一方面可



五、發明說明 (3)

以增加解除因斷路所造成之電路不通的問題的可能性，另一方面也可以減少因為在全部的驅動級中都配置冗餘裝置所造成的電路短路問題的可能性。

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

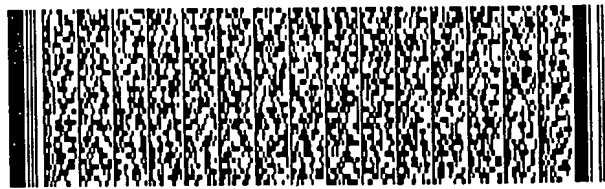
實施方式：

為了減少驅動電路因為製程良率之變動而產生電路斷路的問題，有人提出了非常繁雜的偵錯電路，如美國第6467057號專利之技術即為一例。另外，也有人單純的將所有的驅動級加上平行併聯的代替裝置，企圖以此方式解決電路斷路的問題。

然而，根據美國第6467057號專利的技術內容，必須在每一級的驅動級中加入複雜且尺寸不容忽視的電路，這不但增加了電路製作上的成本，而且在電子元件集積密度越來越高的今天，若要將越多的電路元件集積在同樣尺寸的晶片中，不是造成越大的漏電機率，就是需要進行新製程技術的研發。凡此種種，皆使此種技術具有其天生的缺陷。

而反觀第二種解決方式，雖然將所有的驅動級都加上平行併聯的代替裝置的確可以減少電路斷路的機會，但是併聯代替裝置的電路成本，以及因為過多的代替裝置所產生的電路短路問題，都是這種方式的隱憂。

因此，如何在不過份增加集積密度的條件下，同時兼



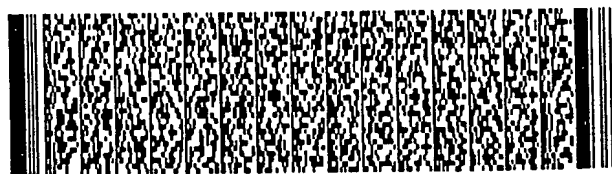
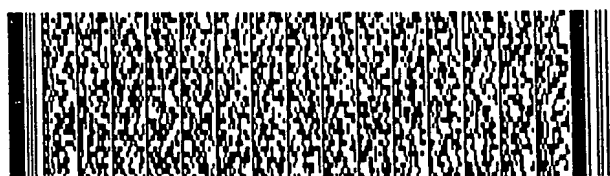
五、發明說明 (4)

顧電路斷路與短路兩方面的可能性，從而使製造廠商能達到最大效益，就是本發明所要努力的方向。

請參照第2圖，其繪示依照本發明一較佳實施例的一種簡易系統架構方塊圖。在本實施例中，驅動電路20包括了一般的驅動級202、204、222與224，加入了冗餘裝置的驅動級212、214與232，以及電性耦接於相對應之驅動級202、204、212、214、222、224、232之輸出端上的驅動線206、208、216、218、226、228與234。其中，驅動級202與204等組成第一部份的驅動電路，此部分驅動電路共包含有N個驅動級；驅動級212與214等組成第二部分的驅動電路，此部分驅動電路共包含有M個驅動級；驅動級222與224等組成第三部份的驅動電路，此部分驅動電路與第一部份驅動電路一樣包含有N個驅動級；驅動級232等組成第四部分的驅動電路，此部分驅動電路則與第二部分驅動電路一樣包含有M個驅動級。

然而，雖然在本實施例之架構中係於固定間隔N個一般驅動級之後加入M個具有冗餘裝置的驅動級，但這並非唯一的解法。熟習該項技術者當知，在對製程中某些常出現良率不佳狀況的區域，可以多安排具有冗餘裝置的驅動級；反之，對於良率較佳的區域，則可以盡量減少冗餘裝置的使用。如此方能兼顧製造成本與短、斷路影響之三重考量。

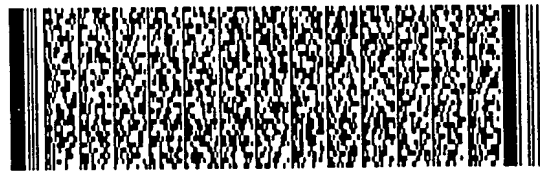
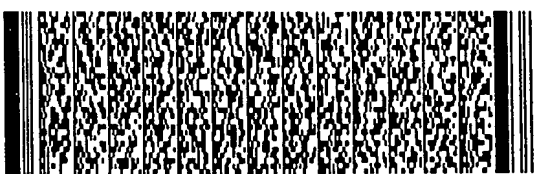
可使用於本發明之一般驅動級的電路如第3圖所示，該種電路可適用於如第2圖中之驅動級202、204、222與



五、發明說明 (5)

224 等之用。在此，將以第3圖之電路代替第2圖中之驅動級204以解釋此電路之連接關係。在第3圖中，驅動級204共包括了六個電晶體302-312。其中，電晶體302的一個源極/汲極端與閘極端同時電性耦接至反相時脈信號線XCLK，而另一個源極/汲極端則電性耦接至電晶體304的一個源極/汲極端。電晶體304除了有一個源極/汲極端與電晶體302相電性耦接外，其閘極端係電性耦接至用來由驅動級204輸入信號的信號輸入電路320，且另一個源極/汲極端電性耦接至負工作電位VSS。電晶體306之閘極端電性耦接至反相時脈信號線XCLK，一個源極/汲極端電性耦接至信號輸入電路320，另一個源極/汲極端則電性耦接至電晶體308的閘極端。電晶體308除了閘極端電性耦接至電晶體306之外，其一個源極/汲極端電性耦接至時脈信號線CLK，另一個源極/汲極端則電性耦接將信號輸出至驅動線208的信號輸出電路330。電晶體310的閘極端電性耦接至電晶體302與電晶體304相電性耦接的源極/汲極端上，且其一個源極/汲極端電性耦接至信號輸出電路330，另一個源極/汲極端則電性耦接至負工作電位VSS。電晶體312的閘極端電性耦接至反相時脈信號線XCLK，其一個源極/汲極端電性耦接至信號輸出電路330，另一個源極/汲極端則電性耦接至負工作電壓VSS。

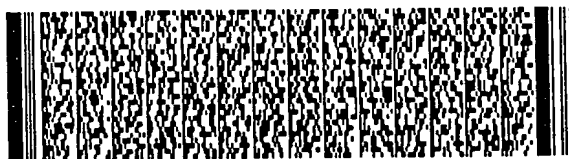
而在第4圖中則繪示了可使用於本發明之具有冗餘裝置之驅動級的電路圖。其中，冗餘裝置所包括的元件有六個電晶體442、444、446、448、450與452，且此種驅動級



五、發明說明 (6)

可適用於如第2圖中之驅動級212、214與232等之用。在此，將以第4圖之電路代替第2圖中之驅動級214以解釋此電路之連接關係。

與第3圖相比較，第4圖中的電晶體402、404、406、408、410與412分別與第3圖中的電晶體302、304、306、308、310與312位於驅動級電路的相同位置上。此外，電晶體442與電晶體402併聯，其係以一個源極/汲極端與閘極端同時電性耦接至反相時脈信號線XCLK，而另一個源極/汲極端則電性耦接至電晶體404與444的一個源極/汲極端。電晶體444與電晶體404併聯，其除了有一個源極/汲極端與電晶體442相電性耦接外，其閘極端係電性耦接至用來由驅動級212輸入信號的信號輸入電路420，且另一個源極/汲極端電性耦接至負工作電位VSS。電晶體446之閘極端電性耦接至反相時脈信號線XCLK，一個源極/汲極端電性耦接至信號輸入電路420，另一個源極/汲極端則電性耦接至電晶體408與448的閘極端。電晶體448與電晶體408併聯，其除了閘極端電性耦接至電晶體446之外，係以一個源極/汲極端電性耦接至時脈信號線CLK，另一個源極/汲極端則電性耦接將信號輸出至驅動線218的信號輸出電路430。電晶體450與電晶體410併聯，並以其閘極端電性耦接至電晶體442與電晶體444相電性耦接的源極/汲極端上，且其中一個源極/汲極端電性耦接至信號輸出電路430，另一個源極/汲極端則電性耦接至負工作電位VSS。電晶體452與電晶體412併聯，且其閘極電性耦接至反相時



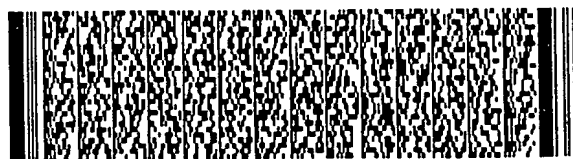
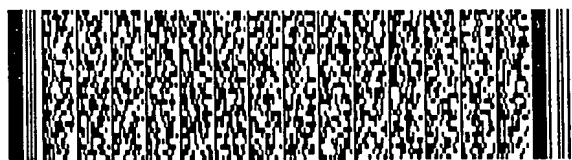
五、發明說明 (7)

脈信號線XCLK，一個源極/汲極端電性耦接至信號輸出電路430，另一個源極/汲極端則電性耦接至負工作電壓VSS。

簡單的說，本發明係於原本的電路元件旁併聯至少一個相同的元件。如此一來，當其中一個元件出現斷路狀況的時候，就可以由另一個元件來負責導通電路。

綜上所述，本發明將冗餘裝置與原本電路併聯，並藉著間隔配置冗餘裝置的架構來減少一般驅動級之斷路問題，以及減少在所有驅動級都配置冗餘裝置時所額外增加的短路問題。因此，本發明一方面不但可以減少因斷路所造成的電路不通的問題，另一方面也可以減少因為在全部的驅動級中都配置冗餘裝置所可能產生的電路短路問題。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作些許之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



圖式簡單說明

第1圖是習知技術所採用之驅動電路之方塊圖；

第2圖是根據本發明之一較佳實施例之驅動電路之方塊圖；

第3圖是根據本發明之可適用於一般驅動級中之電路之一較佳實施例之電路圖；以及

第4圖是根據本發明之可適用於具有冗餘裝置之驅動級中之電路之一較佳實施例之電路圖。

圖式標記說明：

10，20：驅動電路

102，104，106：移位暫存器

112，114，116，206，208，216，218，226，228，234：

驅動線

202，204，212，214，222，224，232：驅動級

302～312，402～412，442～452：電晶體

320，420：信號輸入電路

330，430：信號輸出電路



六、申請專利範圍

1. 一種顯示驅動電路，包括：

複數個驅動級，該些驅動級以串列方式相電性耦接，且該些驅動級中之每一個各包含一導電通路，以藉此將前一驅動級之電力信號傳遞至下一驅動級；以及

複數個驅動線，該些驅動線中的每一個分別對應至該些驅動級中的一個，且該驅動線電性耦接至相對應之該驅動級之輸出端；

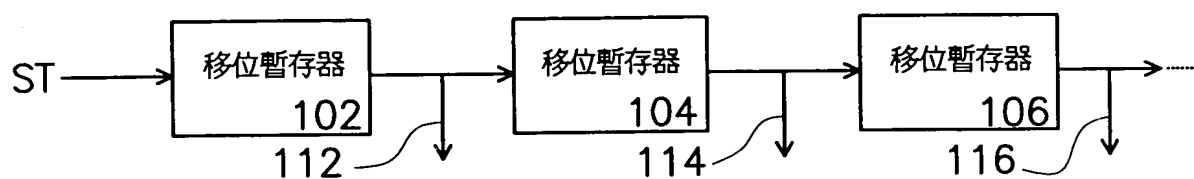
其特徵在於，在非為全部之部分該些驅動級中的每一個分別安裝一冗餘裝置，該冗餘裝置可於相對應之該驅動級中之該導電通路斷路時，提供自前一驅動級將電力信號傳遞至下一驅動級之導電路徑。

2. 如申請專利範圍第1項所述之顯示驅動電路，其中該冗餘裝置係於該些驅動級中每隔一設定個數之驅動級後加入在一個驅動級中。

3. 如申請專利範圍第1項所述之顯示驅動電路，其中係在該些驅動級中每隔一設定個數之後，分別在連續之多個驅動級中加入該冗餘裝置。

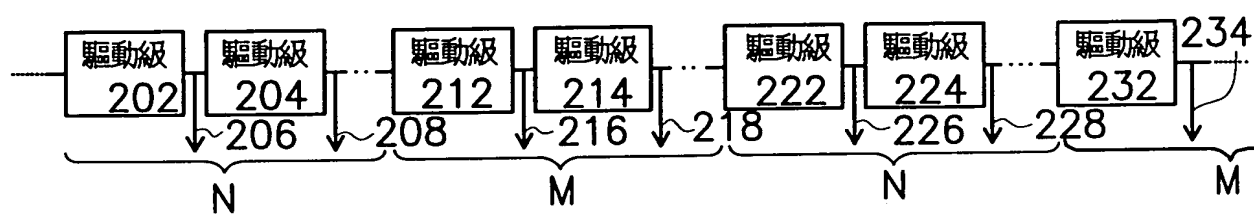


10

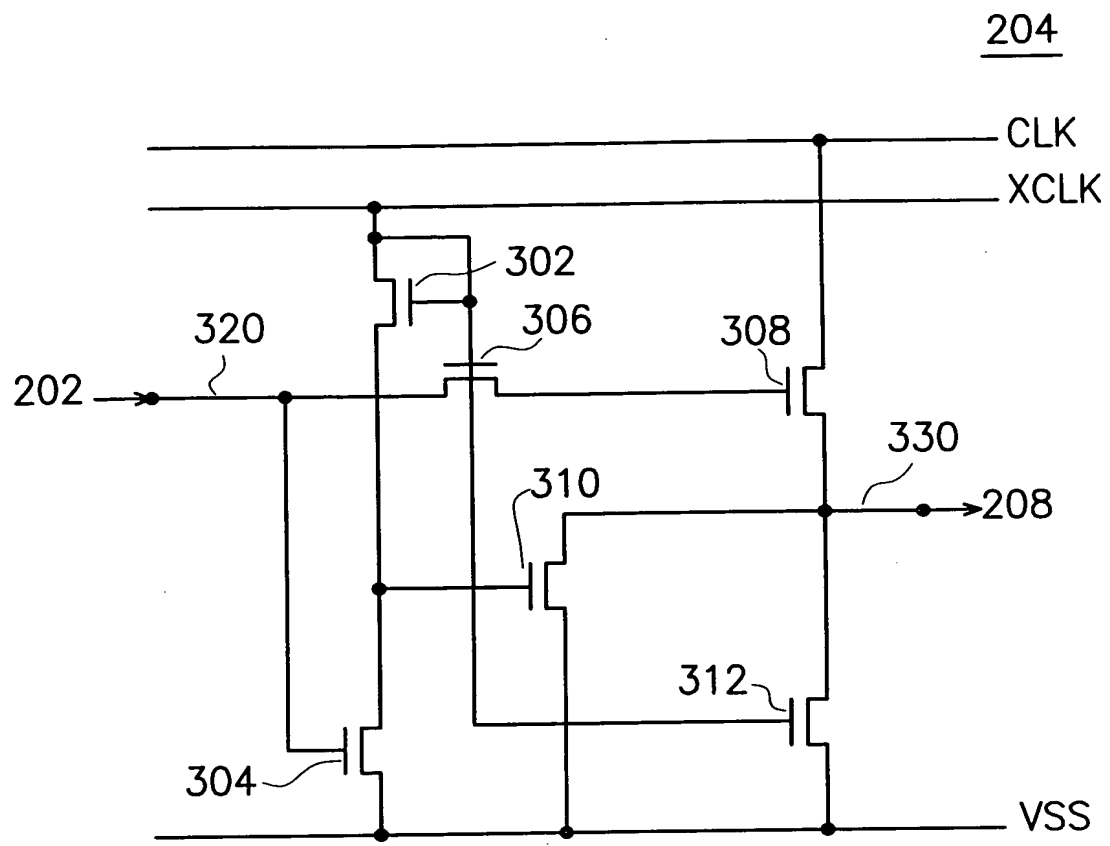


第 1 圖

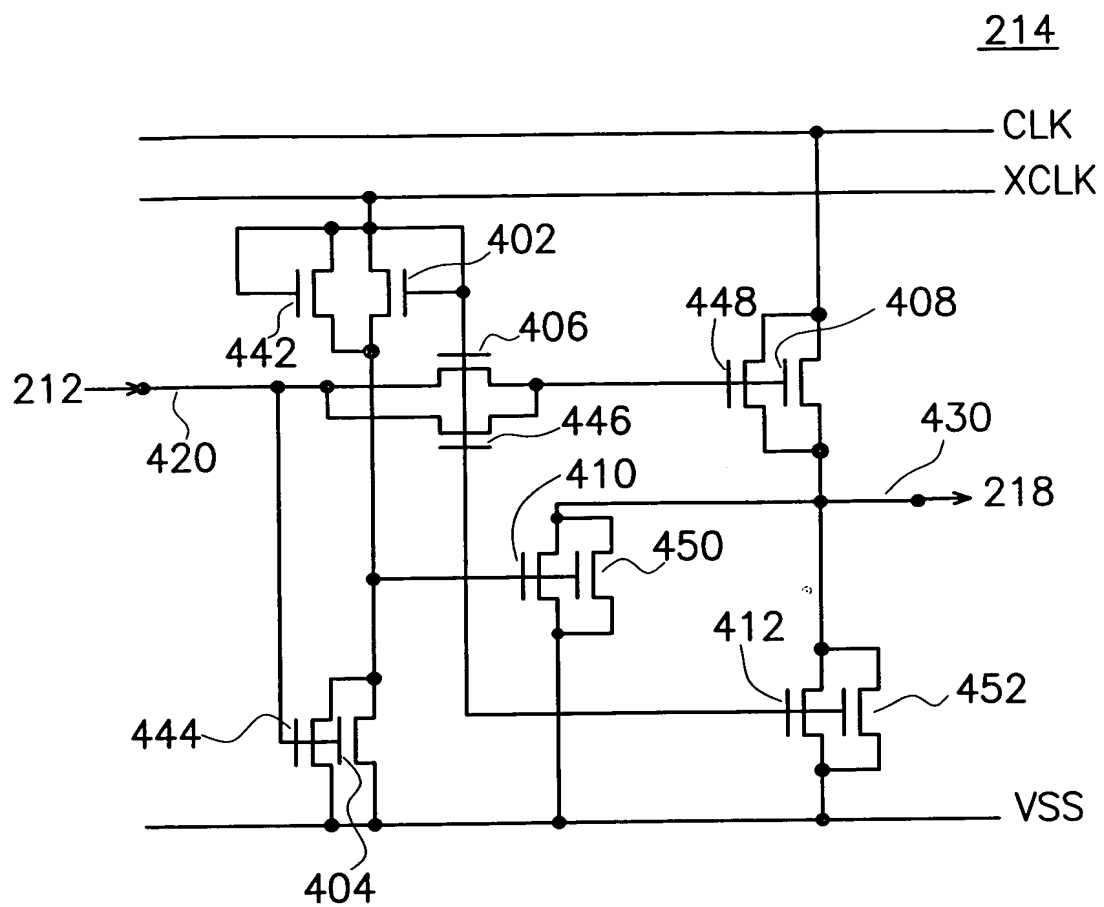
20



第 2 圖



第 3 圖



第 4 圖